

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-055930

(43)Date of publication of application : 19.02.2004

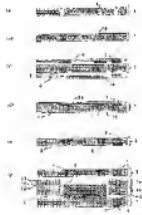
(51)Int.Cl. H05K 3/46

H01L 23/12

(21)Application number : 2002- (71)Applicant : KYOCERA CORP
213101

(22)Date of filing : 22.07.2002 (72)Inventor : NAGASAWA TADASHI

(54) MULTILAYER WIRING SUBSTRATE WITH BUILT-IN ELECTRONIC ELEMENT



(57)Abstract:

PROBLEM TO BE SOLVED: To solve a problem of failure of electric connection in substrate with built-in electronic element.

SOLUTION: A plurality of insulating layers made of organic material are laminated and a with conductor 3 is formed on the surface of an insulating layer 1. The wiring conductors 3 with the insulating layer 1 in between are connected

with a through conductor 4 made of a conductive material filled in a through hole formed in the insulating layer 1. In the multilayer wiring substrate, an electronic element 6 having a terminal electrode 5 connected with the through conductor 4 is built in a hollow space 8 formed at least one layer of the insulating layers 1. The terminal electrode 5 has a surface layer 5a containing tin at a connection part with the through conductor 4. The through conductor 4 is made of conductive material containing indium, and a compound of tin and indium is formed at the connection part.

LEGAL STATUS

[Date of request for examination] 16.02.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]

A conductor is formed. while carrying out the laminating of two or more insulating layers which consist of an organic material -- the front face of these insulating layers -- wiring -- Through a conductor, connect electrically and it changes. said wiring located up and down on both sides of said insulating layer -- a conductor -- the penetration which fills up with electric conduction material the through tube formed in said insulating layer in between, and grows into it -- It is the multilayer-interconnection substrate with a built-in electronic device which contained the electronic device which has the terminal electrode electrically connected with a conductor. the interior of the cavernous section which said insulating layer was further alike at least, and was prepared -- said penetration -- said terminal electrode -- said penetration -- the surface layer which contains tin in a connection with a conductor -- having -- said penetration -- the multilayer-interconnection substrate with a built-in electronic device characterized by forming a conductor by the electric conduction material containing an indium, and forming the compound of said tin and said indium in said connection.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. *** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]

This invention relates to the multilayer-interconnection substrate with a built-in electronic device which contained electronic devices, such as a capacitor element used for electronic equipment, such as various AV equipments, a household-electric-appliances device, communication equipment and a computer, and its peripheral device.

[0002]

[Description of the Prior Art]

wiring of plurality [front face / which consist of organic resin ingredients, such as an insulating layer or an epoxy resin with which a wiring substrate consists of ceramic ingredients, such as an alumina, conventionally, / of an insulating layer / the interior and the front face] -- wiring which forms a conductor and is located up and down -- a conductor -- the penetration which formed between in the insulating layer -- it is manufactured by connecting electrically through a conductor. and -- while carrying electronic devices, such as a semiconductor device, and a capacitor element, a resistance element, in the front face of this wiring substrate -- these terminal electrodes -- each wiring -- the electronic instrument used for electronic equipment is manufactured by connecting with a conductor.

[0003]

However, lightweight[small and a thin shape, and]-izing and low inductance-ization are required as electronic equipment being represented by mobile communication equipment, and small, densification, and low inductance-ization are increasingly required also for the wiring substrate carried in such electronic equipment in recent years.

[0004]

Since it corresponds to such a demand, in JP,2001-339164,A, reducing the number of the electronic devices carried in the front face of a wiring substrate in order to miniaturize a wiring substrate, instead building a chip-like capacitor element in the interior of a wiring substrate is proposed. moreover, the terminal electrode of the capacitor element which is built in according to this -- penetration -- carrying out direct continuation to a conductor -- wiring -- leading about of a conductor can be lost and an inductance can be reduced furthermore, penetration -- solder is contained in a conductor -- making -- penetration -- connecting a conductor and the terminal electrode of a capacitor element with the solder which carried out melting -- penetration -- the improvement in the connection dependability of a conductor and a capacitor element, and penetration -- resistance reduction of a conductor can be attained and low inductance-ization can be attained

[0005]

[Problem(s) to be Solved by the Invention]

the penetration which densification is required increasingly in recent years, it comes, and the terminal inter-electrode distance of electronic devices, such as a capacitor element to build in, becomes short, and the further low inductance-ization is also required, and the number of terminal electrodes of an electronic device also increases further, consequently is connected to these terminal electrodes -- it should be required that a conductor should also be arranged to high density -- it is obtaining.

[0006]

however, such a demand -- receiving -- a wiring substrate given in JP,2001-339164,A -- penetration -- the case where a conductor is arranged to high density -- the heat treatment process at the time of wiring substrate manufacture -- setting -- penetration -- the crack which the void occurred in the interface of a conductor and an insulating layer, consequently considered this void as the reason -- the terminal electrode of an electronic device, and penetration -- in the connection with a conductor, it disconnected and had the trouble that a faulty connection will occur. this -- a heat treatment process -- setting -- penetration -- a conductor -- the heat of solidification generated in case solder solidifies at the time of a cooling process, after inner solder fuses -- penetration -- the insulating layer which touches a conductor carries out heat deformation -- a cause -- it is -- penetration -- the heating value generated in case solder solidifies so that a conductor is high-density is to become big and to become easy to generate a void.

[0007]

This invention is thought out in view of the trouble of this conventional technique, and the purpose is in offering the small and lightweight multilayer-interconnection substrate excellent in connection dependability and an electrical property with a built-in electronic device.

[0008]

[Means for Solving the Problem]

A conductor is formed. while the multilayer-interconnection substrate with a built-in electronic device of this invention carries out the laminating of two or more insulating layers which consist of an organic material -- the front face of these insulating layers -- wiring -- Through a conductor, connect electrically and it changes. wiring located up and down on both sides of an insulating layer -- a conductor -- the penetration which fills up with electric conduction material the through tube formed in the insulating layer in between, and grows into it -- It is the multilayer-interconnection substrate with a built-in electronic device which contained the electronic device which has the terminal electrode electrically

connected with a conductor. the interior of the cavernous section which the insulating layer was further alike at least, and was prepared -- penetration -- a terminal electrode -- penetration -- the surface layer which contains tin in a connection with a conductor -- having -- penetration -- it is characterized by forming a conductor by the electric conduction material containing an indium, and forming the compound of tin and an indium in a connection.

[0009]

The heat of solidification of the indium which a conductor contains is 3.26kJmol-1. according to the multilayer-interconnection substrate with a built-in electronic device of this invention -- penetration -- [when melting of the indium is carried out and a conductor is connected to high density] the terminal electrode of the electronic device which is below one half of heat-of-solidification 7.07kJmol-1 of the tin contained in the solder currently used conventionally, and was arranged by the narrow interval -- penetration -- In a connection with a conductor heat deformation of the insulating layer by generation of heat at the time of coagulation -- decreasing -- an insulating layer and penetration -- the crack which could prevent that a void occurred in an interface with a conductor, consequently considered this void as the reason -- a terminal electrode and penetration -- It should excel in the connection dependability which is disconnected and a faulty connection does not generate.

[0010]

moreover, the terminal electrode of an electronic device -- penetration -- penetration since it has the surface layer which contains tin in a connection with a conductor and the compound of tin and an indium is formed in the connection -- the connection between a conductor and a terminal electrode -- mere contact of metals -- comparing -- a firm thing -- becoming -- consequently, penetration -- the connection dependability of a conductor and an electronic device can be raised greatly.

[0011]

[Embodiment of the Invention]

Next, the multilayer-interconnection substrate with a built-in electronic device of this invention is explained to a detail based on an attached drawing.

Drawing 1 is the sectional view showing an example of the gestalt of operation of the multilayer-interconnection substrate with a built-in electronic device of this invention, and shows the example at the time of building in one electronic device here. Moreover, drawing 2 is the sectional view showing an example of the gestalt of operation of the electronic device built in the multilayer-interconnection substrate with a built-in electronic device of this invention, and shows the example in case an electronic device is a capacitor element by this invention.

[0012]

these drawings -- setting -- 1 -- an insulating layer and 2 -- an insulating base and 3 -- wiring -- a conductor and 4 -- penetration -- a conductor and 6 are the capacitor elements which are electronic devices, and the multilayer-interconnection substrate 7 with a built-in electronic device of this invention mainly consists of these. In addition, while consisting of insulating bases 2 which the multilayer-interconnection substrate 7 with a built-in electronic device of this example carries out the three-layer laminating of the insulating layer 1, and change, the cavernous section 8 is formed in at least one layer of an insulating layer 1, and the capacitor element 6 is laid under this interior. moreover, the capacitor element 6 -- the terminal electrode 5 -- penetration -- it connects with the conductor 4 electrically.

[0013]

Length, width, and height are the rectangular parallelepipeds which are 0.5-5mm, respectively, and the capacitor element 6 built in the multilayer-interconnection substrate 7 with a built-in electronic device is formed by carrying out the laminating of the electrode layer 9 and the ceramic dielectric layer 10 to drawing 2 by turns, as shown in a sectional view.

[0014]

As an ingredient of such a ceramic dielectric layer 10, various dielectric ceramic ingredients can be used, for example, it is calcium about Ba which is the ceramic

constituent of BaTiO₃, or a LaTiO₃, CaTiO₃ and SrTiO₃ grade, or the configuration element of BaTiO₃, and barium titanate system ingredients, such as the solid solution which permuted Ti partially by Zr or Sn, a lead system perovskite type structure compound, etc. are used. Moreover, as an ingredient which forms the electrode layer 9, metals and these alloys, such as Pd and Ag-Pt-nickel-Cu-Pb, are used, for example.

[0015]

two or more terminal electrodes 5 which connected such a capacitor element 6 to many electrode layers 9 electrically -- having -- **** -- these -- penetration of the electrode layer 9 of a capacitor element 6, and the multilayer-interconnection substrate 7 with a built-in electronic device -- the operation which connects a conductor 4 electrically is accomplished.

[0016]

and -- the multilayer-interconnection substrate 7 with a built-in electronic device of this invention -- the terminal electrode 5 -- the front face -- at least -- penetration -- it has surface layer 5a which contains tin in a connection with a conductor 4. Moreover, this is important.

From having surface layer 5a which contains tin for the terminal electrode 5 of the capacitor element 6 which is an electronic device on the front face according to the multilayer-interconnection substrate 7 with a built-in electronic device of this invention it joins together by InSn and the InSn₄ grade which are an intermetallic compound with the indium (In) which a conductor 4 contains. penetration of the wiring substrate mentioned later -- a conductor 4 and the terminal electrode 5 -- tin (Sn) and penetration -- what has both very firm junction -- becoming -- penetration -- the connection dependability of a conductor 4 and an electronic device 6 can be improved greatly.

[0017]

the through hole which such surface layer 5a of the terminal electrode 5 formed the through hole 11 in drawing 2 at the layered product of the electrode layer 9 and the ceramic dielectric layer 10 as shown in a sectional view, and was formed

by embedding a conductor at this -- it is formed printing soldering paste on the surface of a conductor, or by carrying out solder plating and tinning. moreover, the terminal formed in the end face of a capacitor element 6 although the terminal electrode 5 was not illustrated -- penetration of a conductor -- the surface layer containing tin may be put and formed by printing soldering paste to a connection with a conductor 4, or performing solder and tinning to it.

[0018]

in addition, the through hole formed when the terminal electrode 5 embedded a conductor after forming a through hole 11 from a viewpoint of the ease of detailed-izing and a process at this -- it is desirable to print soldering paste on the surface of a conductor, and to be formed.

[0019]

Moreover, as for the through hole 11 formed in such a capacitor element 6, it is desirable to be formed in the layered product which consists of the electrode layer 9 and the ceramic dielectric layer 10 by approaches, such as laser drilling processing by punching processing and UV-YAG laser by punching, excimer laser, carbon dioxide gas laser, etc., and to be formed of drilling processing by laser, in order to consider as the detailed through hole 11 especially. Moreover, the path of a through hole 11 is several 10 micrometers - several mm, and is suitably decided in accordance with the magnitude of a capacitor element 6.

[0020]

in addition, the wall of a through hole 11 -- a through hole -- in order to make good electrical installation of a conductor and the electrode layer 9, ultrasonic-cleaning processing, DESUMIA processing, etc. may be performed after punching processing or laser drilling processing.

[0021]

moreover, a through hole -- as for a conductor, it is desirable to contain the thing of the same quality of the material as the electrode layer 9 from a viewpoint of metals and those alloys, such as Pd and Ag-Pt-nickel-Cu-Pb, being used, and making good especially electrical installation with the electrode layer 9.

[0022]

such a through hole -- a conductor is formed by filling up into a through hole 11 the conductive paste which is made to distribute metal powder and changes in the organic vehicle made to dissolve organic binder resin in an organic solvent with approaches, such as screen printing. In addition, various dispersants, activators, plasticizers, etc. besides these may add in a vehicle if needed.

[0023]

Moreover, while the organic binder resin used for conductive paste makes homogeneity distribute metal powder, nothing, for example, acrylic resin, phenol resin, an alkyd resin, rosin ester ethyl cellulose methyl cellulose, PVA (polyvinyl alcohol), polyvinyl butyrate, etc. are used for the embedding to a through hole 11 in the role which gives proper viscosity and a proper rheology. It is desirable to use acrylic resin from a viewpoint of improving dispersibility of metal powder especially.

[0024]

Furthermore, as for the organic solvent used for conductive paste, it is desirable to dissolve organic binder resin, to distribute a metal powder particle, and for an ester system, naphtha, etc., such as alcoholic systems, such as nothing, for example, alpha-terpineol, and benzyl alcohol, a hydrocarbon system and an ether system, and BCA (butyl carbitol acetate), to be used in the role which makes such whole mixed stock the shape of a paste, and to use alcohols solvents, such as alpha-terpineol, from a viewpoint of improving dispersibility of metal powder especially.

[0025]

Conductive paste is good further again also as a paste which added the glass frit and the ceramic frit, in order to raise the bond strength to the capacitor porcelain after embedding and baking. In this case, neither a glass frit nor especially a ceramic frit is limited, and titanium system oxides, such as glass titania barium titanate of a hoe silicate system or a hoe silicic acid zinc system, etc. can be suitably used for it.

[0026]

Such a capacitor element 6 is manufactured by the approach described below. First, nickel metal paste created by the well-known paste manufacturing method is printed on a BaTiO₃ dielectric ceramic green sheet front face so that it may change with a predetermined configuration with screen printing, the electrode layer 9 and the non-calcinated electrode layer which changes are formed in it, continuously, the laminating of these is carried out to predetermined sequence, they are stuck [it changes with the ceramic dielectric layer 10 manufactured by the well-known sheet forming method, for example,] to it by pressure, and a layered product is obtained. and the thing for which UV-YAG laser etc. is used for this, drilling processing is carried out, a through hole 11 is formed, nickel metal paste is used and screen printing is embedded in this through hole 11 -- a through hole -- after forming a conductor, this is calcinated at the temperature of 800-1600 degrees C. and the through hole exposed to the front face of a capacitor element 6 -- it is manufactured by printing soldering paste on the surface of a conductor, and forming surface layer 5a.

[0027]

Moreover, from a viewpoint of raising the adhesive property of an insulating layer 1 and a capacitor element 6, the front face of a capacitor element 6 has the maximum Ra max of arithmetic mean granularity Ra of the front face of the ceramic dielectric layer 10 larger than 0.2 micrometers, and it is desirably desirable to be referred to as 1.0 micrometers or more the optimal 0.5 micrometers or more. In addition, since the inclination a crack and a chip become easy to generate is in a capacitor element 6 when the maximum Ra max of arithmetic mean granularity Ra of the front face of the ceramic dielectric layer 10 exceeds 5 micrometers, what maximum Ra max of arithmetic mean granularity Ra is set to 5 micrometers or less for is desirable.

[0028]

The front face of such a ceramic dielectric layer 10 of capacitor element 6 front face is the phase of the green sheet layered product before baking, and after

giving irregularity physically by pushing roughening processing according the front face of a layered product to brushing, and the plate which carried out concavo-convex processing beforehand etc., or after it performs dimple processing by opening a non-through tube in a green sheet layered product front face with laser, it can be made into desired surface roughness by calcinating. Moreover, the thermal resistance at the time of baking is higher than the ceramic ingredient used for the ceramic dielectric layer 10, mean particle diameter has some ceramic ingredients and reactivity which are used for ceramic powder or the ceramic dielectric layer 10 10 micrometers or more, and a pitch diameter is good also as desired surface roughness by making it adhere to a green sheet layered product front face so that a part may embed ceramic powder 10 micrometers or more, and calcinating. Furthermore, the front face of the capacitor element 6 after baking of a green sheet layered product may be roughened by the chemical technique, such as physical means, such as sandblasting, or etching.

[0029]

Next, the manufacture approach of the multilayer-interconnection substrate 7 with a built-in electronic device of this invention is explained to a detail based on drawing 3 . Drawing 3 is a sectional view for every process for manufacturing the multilayer-interconnection substrate 7 with a built-in electronic device of drawing 1 .

[0030]

First, as shown in a sectional view, an insulating layer 1 is prepared for drawing 3 (a), and the through tube 11 whose diameter is 17-150 micrometers is drilled in a desired part by laser beam machining at this insulating layer 1.

[0031]

especially if an insulating layer 1 is resin which has the electrical property and thermal resistance as an insulating material, and a mechanical strength, it is not limited, and its organic resin ingredients, such as aramid resin, and phenol resin, an epoxy resin, imide resin, a fluororesin, phenylene ether resin, bismaleimide

triazine resin and a urea resin, melamine resin, silicone resin, urethane resin, thermosetting polyphenylene ether resin, liquid crystal polymer resin, are independent -- or it can be combined and used.

[0032]

Moreover, coupling agents, such as a silane system for raising a mechanical strength, and a titanate system, Light stabilizer, such as an ultraviolet ray absorbent for improving the antioxidant and lightfastness for improving thermal stability, Fire-resistant assistants, such as a fire-resistant agent of the halogen system for improving fire retardancy, or a phosphoric-acid system, an antimony system compound, and boric-acid zinc, metaboric acid barium, a zirconium dioxide, Lubricant, such as a higher fatty acid for improving lubricity, and higher-fatty-acid ester, a higher-fatty-acid metal salt, a fluorocarbon system surfactant, In order to adjust a coefficient of thermal expansion And/or, a mechanical strength The aluminum oxide, the oxidization silicon, the titanium oxide, the barium oxide, the strontium oxide, the zirconium dioxide, calcium-oxide zeolite, and nitriding for making it improve Fillers, such as silicon, aluminum nitride, silicon carbide, and boric-acid aluminum stannic-acid barium zirconic acid barium zirconic acid strontium, may be contained.

[0033]

Furthermore, when what sank the organic resin ingredient into base materials, such as a nonwoven fabric which consists of glass fabrics etc. and the heat-resistant organic resin fiber which wove fibrous glass into blanket-like, and the thing which covered organic resin glue lines, such as an epoxy resin and thermosetting polyphenylene ether, to the vertical side of heat-resistant films, such as a liquid crystal polymer, are used, a mechanical strength can be improved more and it is desirable. from a viewpoint of making the transmission characteristic of a RF good especially -- and/or, a diameter -- detailed penetration of 100 micrometers or less, from a viewpoint form a conductor 4 good, it is desirable to use what covered the organic resin glue line which changes from the polyphenylene ether system organic substance to the vertical side of a liquid

crystal polymer film, and this example shows the example which used for the insulating layer 1 the thing in which the glue line 13 which changes from the polyphenylene ether system organic substance to the vertical side of the liquid crystal polymer film 12 was formed.

[0034]

In addition, a liquid crystal polymer points out the polymer which has a liquid crystal condition or the property which carries out a birefringence optically here at the time of melting. The thermotropic liquid crystal polymer which shows liquid crystallinity at the time of the lyotropic liquid crystal polymer which generally shows liquid crystallinity in the state of a solution, or melting, Or from a viewpoint of temperature cycle dependability, solder thermal resistance, and workability, the temperature of 200-400 degrees C and the thing which has the melting point in temperature of 250-350 degrees C especially are desirable including the liquid crystal polymers of all 1 mold, 2 molds, and 3 molds classified according to heat deflection temperature. Moreover, the polyphenylene ether system organic substance means polyphenylene ether resin, the resin which various functional groups combined with polyphenylene ether, or these derivatives and polymers.

[0035]

The liquid crystal polymer film 12 within moreover, limits which do not spoil the physical properties as a layer Light stabilizer, such as an ultraviolet ray absorbent for improving the antioxidant and lightfastness for improving thermal stability, Fire-resistant assistants, such as a fire-resistant agent of the halogen system for adding fire retardancy, or a phosphoric-acid system, an antimony system compound, and boric-acid zinc, metaboric acid barium, a zirconium dioxide, In order to adjust lubricant, such as a higher fatty acid for improving lubricity, and higher-fatty-acid ester, a higher-fatty-acid metal salt, a fluorocarbon system surfactant, and a coefficient of thermal expansion, And/or, a mechanical strength The aluminum oxide, the oxidization silicon, the titanium oxide, the barium oxide, the strontium oxide, the zirconium dioxide, the calcium oxide zeolite, the silicon nitride, the aluminum nitride, silicon carbide, and titanic acid for improving Fillers,

such as potassium barium titanate strontium titanate titanic-acid calcium boric-acid aluminum stannic-acid barium zirconic acid barium zirconic acid strontium, may be contained.

[0036]

In addition, the particle shape of the above-mentioned filler etc. has the shape of abbreviation spherical, needlelike, and a flake etc., and is desirable from a viewpoint of restoration nature. [of the shape of ****] Moreover, particle diameter is usually about 0.1-15 micrometers, and is smaller than the thickness of the liquid crystal polymer film 12.

[0037]

moreover, wiring which a glue line 13 mentions later -- while having the function of the adhesives at the time of carrying out covering formation of the conductor 3, when a capacitor element 6 is built in the cavernous section 8 formed in the insulating layer 1, a role of adhesives made to fix to the capacitor element 6 and cavernous section 8 interior is played. Moreover, in case the multilayer-interconnection substrate 7 with a built-in electronic device is constituted using an insulating layer 1, the duty of the adhesives at the time of carrying out the laminating of the insulating-layer 1 comrades is achieved.

[0038]

a glue line 13 -- the polyphenylene ether system organic substance, such as polyphenylene ether resin, and the derivative or these polymer alloys, -- 30 - 90 volume % content -- carrying out -- **** -- especially -- heat cycle dependability and wiring -- it is desirable to contain thermosetting polyphenylene ether, such as allyl compound denaturation polyphenylene ether, from a viewpoint of the location precision at the time of pasting up a conductor 3.

[0039]

In addition, if there is an inclination for kneading nature with the filler later mentioned as the content of the polyphenylene ether system organic substance is under 30 volume % to fall and 90 volume % is exceeded, in case a glue line 13 will be formed in liquid crystal polymer film 12 front face, there is an inclination for

the thickness variation of a glue line 13 to become large. Therefore, the content of the polyphenylene ether system organic substance has the desirable range of 30 - 90 volume %.

[0040]

moreover, the glue line 13 -- an adhesive property with the liquid crystal polymer film 12, and wiring -- a conductor 3 and the penetration mentioned later -- it is desirable to contain additives, such as a polyfunctional monomer which has two or more functional groups in which a polymerization reaction is possible from a viewpoint of making adhesion with a conductor 4 good, or a polyfunctional polymer, for example, it is desirable to contain triallyl isocyanurate, triaryl SHIANU rates, these polymers, etc.

[0041]

Furthermore, the antioxidant for improving a rubber component and thermal stability for a glue line 13 adjusting an elastic modulus, The halogen system for adding light stabilizer, such as an ultraviolet ray absorbent for improving lightfastness, and fire retardancy, or the fire-resistant agent of a phosphoric-acid system, Fire-resistant assistants, such as an antimony system compound, and boric-acid zinc, metaboric acid barium, a zirconium dioxide, Lubricant, such as a higher fatty acid for improving lubricity, and higher-fatty-acid ester, a higher-fatty-acid metal salt, a fluorocarbon system surfactant, A coefficient of thermal expansion Adjust or a mechanical strength The aluminum oxide, the oxidization silicon, the titanium oxide, the barium oxide, the strontium oxide, the zirconium dioxide, the calcium oxide zeolite and the silicon nitride, the aluminium nitride and the silicon carbide, and potassium titanate barium titanate strontium titanate titanate-acid KARUSHIU for improving Fillers, such as MU boric-acid aluminum stannic-acid barium zirconic acid barium zirconic acid strontium, Or coupling agents, such as a silane system coupling agent for raising compatibility with a filler and raising a mechanical strength these junction disposition top and a titanate system coupling agent, may be contained.

[0042]

the time of doing the laminating and pressurization especially of the insulating layer 1, and forming the multilayer-interconnection substrate 7 with a built-in electronic device -- the fluidity of a glue line 13 -- controlling -- penetration -- as for a glue line 13, from a viewpoint of preventing thickness dispersion of a location gap of a conductor 4 or a glue line 13, it is desirable to contain the inorganic insulation powder more than 10 volume % as a filler. moreover, an adhesion interface with the liquid crystal polymer film 12 and wiring -- it is desirable to make the content of a filler below into 70 volume % from a viewpoint of preventing the exfoliation at the time of a solder reflow in an adhesion interface with a conductor 3. Therefore, it is desirable to make the glue line 13 which consists of the polyphenylene ether system organic substance contain the filler of 10 - 70 volume %.

[0043]

In addition, the configuration of the above-mentioned filler etc. has the shape of abbreviation spherical, needlelike, and a flake etc., and is desirable from a viewpoint of restoration nature. [of the shape of ****] Moreover, particle diameter is about 0.1-15 micrometers, and is smaller than the thickness of a glue line 13.

[0044]

When such an insulating layer 1 shall have the glue line 13 which changes from the polyphenylene ether system organic substance to the vertical side of the liquid crystal polymer film 12, For example, the paste which added and obtained thermosetting polyphenylene ether resin, a solvent, a plasticizer, a dispersant, etc. to inorganic insulation powder, such as oxidation silicon whose particle size is 0.1-15 micrometers A contact angle with triallyl isocyanurate is 3-50 degrees by plasma treatment. And after adopting the sheet casting methods, such as the well-known doctor blade method, as the vertical side of the liquid crystal polymer film 12 which carried out surface preparation conventionally and forming a glue line 13 in it so that surface energy may serve as 45 - 70 mJ/m², Or after forming a glue line 13 in the front face of the liquid crystal polymer film 12 by immersing the liquid crystal polymer film 12 during the above-mentioned paste, and pulling

up perpendicularly, this is manufactured heating and by drying at the temperature of 60-100 degrees C for 5 minutes - 3 hours.

[0045]

next, the electric conduction material which contains an indium in a through tube 11 in drawing 3 (b) as shown in a sectional view -- the former -- well-known screen printing etc. -- adopting -- being filled up -- penetration -- a conductor 4 is formed. and this invention -- setting -- penetration -- it is important to be formed by the electric conduction material in which a conductor 4 contains an indium.

[0046]

The heat of solidification of the indium which a conductor 4 contains is 3.26kJmol-1. according to the multilayer-interconnection substrate 7 with a built-in electronic device of this invention -- penetration -- penetration since the conductor 4 is formed by the electric conduction material containing an indium -- [when melting of the indium is carried out and a conductor 4 is connected to high density] the terminal electrode 5 of the capacitor element 6 which is below one half of heat-of-solidification 7.07kJmol-1 of the tin contained in the solder currently used conventionally, and was arranged by the narrow interval -- penetration -- In a connection with a conductor 4 heat deformation of the insulating layer 1 by generation of heat at the time of coagulation -- decreasing -- an insulating layer 1 and penetration -- the crack which could prevent that a void occurred in an interface with a conductor 4, consequently considered this void as the reason -- the terminal electrode 5 and penetration -- It should excel in the connection dependability which is disconnected and a faulty connection does not generate.

[0047]

It has surface layer 5a which contains tin in a connection with a conductor 4. moreover -- according to the multilayer-interconnection substrate 7 with a built-in electronic device of this invention -- the terminal electrode 5 of a capacitor element 6 -- penetration -- From the compound of the tin of InSn and InSn4 grade and an indium being formed in a connection penetration -- the connection

between a conductor 4 and the terminal electrode 5 -- mere contact of metals -- comparing -- a firm thing -- becoming -- consequently, penetration -- the connection dependability of a conductor 4 and a capacitor element 6 can be raised greatly.

[0048]

furthermore, penetration -- as for the electric conduction material which forms a conductor 4, it is desirable to contain the metal powder with the melting points higher than the melting point of tin, such as gold, and silver, copper, nickel magnesium aluminum molybdenum, iron, palladium, other than an indium. making electric conduction material contain metal powder with the melting point higher than the melting point of tin -- penetration -- the indium which the metal powder with the melting point higher than the melting point of tin fused among these when carrying out melting of the indium which a conductor 4 contains, and the tin which surface layer 5a of the terminal electrode 5 contains and forming the compound of tin and an indium -- good -- holding -- penetration -- connection dependability of a conductor 4 can be made good. in addition, the case where the melting point of the metal which electric conduction material contains is below the melting point of tin -- electric conduction material -- from a through tube -- flowing out -- penetration -- the case where there is a danger that the connection dependability of a conductor 4 falls, and the pan especially of the electric conduction material is carried out to the temperature more than the melting point of tin for a long time -- penetration -- there is a danger of disconnecting in a conductor 4. therefore, penetration -- as for the electric conduction material which forms a conductor 4, it is desirable to contain metal powder with the melting point higher than the melting point of tin.

[0049]

Moreover, as for the metal powder with the above-mentioned melting point higher than the melting point of tin, it is desirable that it is the powder of a metal with the resistance of gold, silver, copper, nickel magnesium aluminum molybdenum, etc., etc. lower than the resistance of an indium. electric conduction material contains

the powder of a metal with resistance lower than the resistance of such an indium -- penetration -- it is possible to reduce the resistance of a conductor 4 more -- becoming -- penetration -- a conductor 4 can be formed more into a low inductance.

[0050]

As a metal with still such resistance lower than the resistance of an indium When gold (Au), silver (Ag), nickel (nickel), magnesium (Mg), and copper (Cu) are used, these metals react with an indium (In). For example, in the case of gold In the case of the compound of AuIn and AuIn₂ grade, and silver, the compound of AgIn₂ grade, In the case of nickel, in the case of the compound of InNi and InNi₂ grade, and magnesium, the compound of InMg, In₂Mg, and InMg₃ grade, what has association through the indium of metals firmer since compounds, such as Cu₄In, Cu₃In, Cu₉In₄, and Cu₂In, are formed in the front face of each metal in the case of copper -- becoming -- penetration -- the resistance of a conductor 4 can be reduced more.

[0051]

Tin In addition, metals, such as gold (Au), silver (Ag), nickel (nickel), magnesium (Mg), and copper (Cu), Compounds, such as a compound of AuSn, AuSn₂, and AuSn₄ grade, and AgSn, From forming the compound of compound [, such as a compound of nickel₃Sn and nickel₃Sn₂ grade, and Mg₂Sn,], Cu₃Sn, and Cu₆Sn₅ grade surface layer 5a of the terminal electrode 5 of a capacitor element 6 -- penetration -- the case where it contacts the metal contained in a conductor 4, and directly -- also setting -- tin and these metals -- good -- joining together -- penetration -- junction to a conductor 4 and the terminal electrode 5 can be made firm.

[0052]

furthermore, penetration -- it is desirable to use as copper the metal contained in a conductor 4. while the flow resistance of copper is low -- cheap -- economical -- penetration -- it can consider as the multilayer-interconnection substrate 7 with a built-in electronic device with the low electric resistance of a conductor 4.

[0053]

in addition, penetration -- the electric conduction material with which a conductor 4 is filled up is adjusted to other metal powder, such as an indium to contain or an indium, and copper, by carrying out addition mixing of organic resin or the solvent. A cellulose besides the organic resin which constitutes the various insulation sheets mentioned above as such organic resin etc. is used. This organic resin has the function to hold metal powder to a through tube while combining metal powder in the condition of having made it contacting mutually. Moreover, isopropyl alcohol, a terpineol, 2-octanol, etc. are used that what is necessary is just the solvent which the organic resin to be used can dissolve as a solvent.

[0054]

Furthermore, the content of the organic resin used for electric conduction material To the sum total with other metal powder, such as the sum total of organic resin and an indium or organic resin, an indium, and copper, if fewer than 0.1 volume % There is an inclination it to become difficult to hold an indium or an indium, and metal powder good in a through tube. moreover -- it is difficult for a lot of organic resin to intervene between metal powder, and to fully contact metal powder, if 40 volume % is exceeded -- becoming -- penetration -- there is an inclination for the resistance of a conductor 4 to become large. Therefore, as for the content of the organic resin of electric conduction material, it is especially desirable to the sum total with other metal powder, such as the sum total of organic resin and an indium or organic resin, an indium, and copper, 0.1 to 40 volume % and that it is 0.3 to 30 volume %.

[0055]

moreover, this invention -- setting -- penetration -- the case where the metal contained in a conductor 4 is used as copper -- penetration -- it is desirable that the content of the indium of a conductor 4 is 1 to 20 times the copper content. penetration -- heat treatment at the time of manufacturing the multilayer-interconnection substrate 7 with a built-in electronic device by making the content

of the indium of a conductor 4 into one to 20 times of a copper content -- the intermetallic compound of an indium and copper -- moderate -- and -- enough -- it can form -- penetration -- it can consider as the multilayer-interconnection substrate 7 with a built-in electronic device which the electrical installation in a conductor 4 became better, consequently the inductance reduced more. in addition -- contact of copper has the main electrical installation of copper powder in the content of an indium being less than 1 time of a copper content -- becoming -- penetration, if there is an inclination for the connection dependability of a conductor 4 to fall and 20 times are exceeded the unreacted indium which was not able to generate copper and an intermetallic compound -- as the indium of a low-melt point point -- penetration -- the inside of a conductor 4 -- remaining - this indium that remained -- the time of a reflow -- fusing -- penetration -- there is a danger that the faulty connection of a conductor 4 and the terminal electrode 5 of a capacitor element 6 will occur. therefore, penetration -- it is desirable that the content of the indium of a conductor 4 is 1 to 20 times the copper content.

[0056]

in addition, penetration -- since the indium and other metal particles which are contained in a conductor have the desirable shape of **** whose mean particle diameter is 2-20 micrometers and metal particles condense [mean particle diameter] by less than 2 micrometers -- the embedding nature to a through tube -- bad -- becoming -- penetration -- since the contact part of the metal particles in the inside of a through tube will decrease if there is an inclination for the resistance of a conductor 4 to become large and it exceeds 20 micrometers, there is an inclination for resistance to become large. Therefore, such mean particle diameter has desirable 2-20-micrometermicrometer.

[0057]

next, wiring put on the front face and rear face of an insulating layer 1 as shown to drawing 3 (c) in a sectional view -- a conductor 3 is prepared. and a sectional view shows to drawing 3 (d) -- as -- wiring -- a conductor 3 -- wiring required for the front face and rear face of an insulating layer 1 -- a conductor 3 and

penetration -- it piles up and imprints so that a conductor 4 may connect electrically.

[0058]

in addition -- this example -- wiring -- formation of a conductor 3 -- a replica method -- carrying out -- **** -- such wiring -- a conductor 3 is formed by the approach described below. first, the etching-resist removal after forming a resist layer so that it may be manufactured by the front face of the base materials 14, such as a mold release sheet, by the galvanizing method etc., an electrolysis metallic foil with a thickness of 1-35 micrometers it is thin from one sort or two sorts or more of alloys chosen from copper, gold, silver, aluminum, etc. may be pasted up and it may become the mirror image pattern of a desired circuit pattern on the front face -- wiring of the mirror image of a predetermined circuit pattern -- a conductor 3 is formed. next, wiring -- covering to the front face and rear face of an insulating layer 1 of a conductor 3 -- wiring -- after a pressure carries out pressurization heating of the base material 14 with which the conductor 3 was formed superposition and after an appropriate time to the front face and rear face of an insulating layer 1 on the conditions 0.5 - 10MPa and whose temperature are 60-150 degrees C, by removing a base material 14 shows to a sectional view at drawing 3 (e) -- as -- wiring -- a conductor 3 is put on an insulating layer 1. in addition, this time -- penetration -- what is considered as the condition which has not been hardened completely of not hardening is important for a conductor 4.

[0059]

Moreover, as a base material 14, well-known things, such as polyethylene terephthalate, and polyethylenenaphthalate polyimide polyphenylene sulfide, vinyl chloride polypropylene, can be used. 10-100 micrometers is suitable for the thickness of a base material 14, and its 25-50 micrometers are desirably good. wiring formed by a base material 14 bending [deformation or] as the thickness of a base material 14 is less than 10 micrometers -- a conductor 3 -- disconnecting -- being easy -- if thickness exceeds 100 micrometers, the flexibility of a base material 14 will be lost, and there is an inclination for

exfoliation of the base material 14 from an insulating layer 1 to become difficult. Moreover, in order to form an electrolysis metallic foil in base material 14 front face, well-known adhesives, such as acrylic, and a rubber system, a silicon system, an epoxy system, may be used.

[0060]

And two or more insulating layers 1 manufactured through the process of above-mentioned (a) - (e) as shown to drawing 3 (f) in a sectional view, Insulating-layer 1a in which the cavernous section 8 for containing a capacitor element 6 is formed, The laminating of the insulating layer 1 is carried out. a capacitor element 6 -- preparing -- next, the terminal electrode 5 of a capacitor element 6 and penetration -- a conductor 4 and wiring, while performing alignment with a conductor 3 and laying a capacitor element 6 The multilayer-interconnection substrate 7 with a built-in electronic device of this invention shown in drawing 3 (g) with a sectional view is completed beyond the temperature that tin fuses [temperature] by a pressure's carrying out a hotpress on condition that 0.5-10MPa for 30 minute - 24 hours, and carrying out full hardening of an insulating layer 1 and the electric conduction material.

[0061]

In addition, what is necessary is just to drill it in the part in which the capacitor element 6 of insulating-layer 1a is held by laser or the punching method, before the cavernous section 8 which installs a capacitor element 6 carries out the laminating of the insulating layer 1.

[0062]

moreover -- if the magnitude of the cavernous section 8 sets width of face of a capacitor element 6 to L (micrometer) -- +30 micrometers of L+3 micrometer-L -- it is -- penetration -- from a viewpoint of the location precision in connection between a conductor 4 and the terminal electrode 5 of a capacitor element 6, L+30 micrometers or less are desirable, and in case a capacitor element 6 is inserted in the cavernous section 8, from a viewpoint of making a capacitor element 6 easy to insert, L+3 micrometers or more are desirable.

[0063]

In this way, according to the multilayer-interconnection substrate 7 with a built-in electronic device of this invention of this invention, it can consider as what [excellent in connection dependability and an electrical property / small and lightweight].

[0064]

In addition, although the multilayer-interconnection substrate 7 with a built-in electronic device of this invention manufactured the multilayer-interconnection substrate 7 with a built-in electronic device by carrying out the laminating of the insulating layer 1 of three layers in the above-mentioned example possible as for various modification when it was range which is not limited to an above-mentioned example and does not deviate from the summary of this invention, it may carry out the laminating of the insulating layer 1 of four layers or five layers or more, and may manufacture the multilayer-interconnection substrate 7 with a built-in capacitor.

[0065]

[Example]

Next, the following samples were manufactured and the multilayer-interconnection substrate with a built-in electronic device of this invention was evaluated.

[0066]

(Example)

First, in addition, toluene and the catalyst for promoting hardening of organic resin further were added as a solvent to this so that the content might become thermosetting polyphenylene ether resin with 40 volume % about the spherical fused silica whose mean particle diameter is 0.6 micrometers, and it mixed for 1 hour, and the varnish was adjusted. The liquid crystal polymer film whose thickness is 50 micrometers is prepared. Next, this front face Using vacuum plasma equipment, an electrical potential difference is set to 27kV, an ambient atmosphere is set to O₂ and CF₄ (a quantity of gas flow is a part for 80cm³/

respectively), and plasma treatment is carried out on one side 15 minute x2 time conditions. A contact angle with triallyl isocyanurate at 35 degrees And it is made for 60 mJ/m² and surface arithmetic mean granularity Ra to be set to 0.14 micrometers, surface energy applied the above-mentioned varnish to the top face of this liquid crystal polymer film with the doctor blade method, and the thermosetting polyphenylene ether glue line with a thickness of about 25 micrometers was fabricated. And the thermosetting polyphenylene ether glue line was fabricated also like the inferior surface of tongue of this liquid crystal polymer film, and the insulating layer was manufactured.

[0067]

Next, the cavernous section for building a capacitor element by UV-YAG laser in a part of this insulating layer was formed. furthermore, the thing for which the conductive paste used as the electric conduction material which forms a beer hall with a diameter of 50 micrometers in this insulating layer by UV-YAG laser, and contains copper powder, indium powder, and organic resin in this beer hall is embedded by screen-stencil -- penetration -- the conductor was formed.

[0068]

next, the base material for an imprint to which the copper foil which thickness formed in the shape of a circuit by 12 micrometers was attached and penetration -- the base material for the imprint after carrying out alignment of the insulating layer in which the conductor was formed and pressurizing for 30 seconds by the pressure of 3MPa(s) with a vacuum laminating machine -- exfoliating -- wiring -- the conductor was laid underground on the insulating layer.

[0069]

next, the cavernous section and a through hole -- the capacitor element which printed the insulating layer in which the conductor was formed to two-sheet superposition and cavernous circles, and printed soldering paste to the terminal electrode was embedded.

[0070]

the insulating regular placing layer with which the capacitor element was finally embedded at cavernous circles -- up and down -- wiring -- under superposition and the pressure of 3MPa, the insulating layer in which the conductor was formed is heat-treated for 5 hours, and carried out full hardening three sheets at a time at the temperature of 200 degrees C, and the multilayer-interconnection substrate with a built-in electronic device was obtained.

[0071]

In addition, after conveying the multilayer-interconnection substrate with a built-in electronic device in the oven whose temperature is 235 degrees C, and the reliability evaluation of electrical installation leaving it for 90 seconds by conveyor and repeating this several times, it performed volumetry of a capacitor element and checked connection dependability electrically.

The evaluation result of connection dependability is shown in Table 1.

[0072]

[Table 1]

試料 No	貫通導体の金属成分組成 (質量%)		In/Cu 比	接続信頼性結果
	Cu	In		
1*	60	40	0.66	オープン不良
2*	52	48	0.92	オープン不良
3	50	50	1	異常なし
4	30	70	2.33	異常なし
5	10	90	9	異常なし
6	4.75	95.25	20	異常なし
7*	4.35	95.65	22	オープン不良
8*	0	100	—	オープン不良

*印は、本発明の請求範囲外である。

[0073]

the penetration from Table 1 – the penetration to which the content of the indium

of a conductor was formed in the terminal electrode and insulating layer of a capacitor element by connection reliability evaluation trial by less than (1 sample No. 2) 1 time of a copper content -- a conductor -- it turned out that poor opening has produced the crack in between and it becomes impossible to take an electric flow also in electrical measurement occurs. Moreover, when the content of an indium exceeded 20 times of a copper content (7 sample No. 8), it turned out that poor opening it becomes impossible to take an electric flow also in electrical measurement occurs.

[0074]

on the other hand, penetration -- by the sample (sample No.3-6) whose content of the indium of a conductor is 1 to 20 times the copper content, since it is changeless in the appearance of a multilayer-interconnection substrate with a built-in electronic device and an electric faulty connection was not generated, either, it turned out that it excels in connection dependability.

[0075]

[Effect of the Invention]

The heat of solidification of the indium which a conductor contains is 3.26kJmol-1. according to the multilayer-interconnection substrate with a built-in electronic device of this invention -- penetration -- [when a conductor is connected to high density] the terminal electrode of the electronic device which is below one half of heat-of-solidification 7.07kJmol-1 of the tin contained in the solder currently used conventionally, and was arranged by the narrow interval -- penetration -- In a connection with a conductor heat deformation of the insulating layer by generation of heat at the time of coagulation -- decreasing -- an insulating layer and penetration -- the crack which could prevent that a void occurred in an interface with a conductor, consequently considered this void as the reason -- a terminal electrode and penetration -- It should excel in the connection dependability which is disconnected and a faulty connection does not generate.

[0076]

moreover, the terminal electrode of an electronic device -- penetration --

penetration since it has the surface layer which contains tin in a connection with a conductor and the compound of tin and an indium is formed in the connection -- the connection between a conductor and a terminal electrode -- mere contact of metals -- comparing -- a firm thing -- becoming -- consequently, penetration -- the connection dependability of a conductor and an electronic device can be raised greatly.

[Brief Description of the Drawings]

[Drawing 1] It is the sectional view of an example of the gestalt of operation of the multilayer-interconnection substrate with a built-in electronic device of this invention.

[Drawing 2] It is the sectional view showing an example of the gestalt of operation of the electronic device built in the multilayer-interconnection substrate with a built-in electronic device of this invention.

[Drawing 3] (a) - (g) is a sectional view for every process for explaining the manufacture approach of the multilayer-interconnection substrate with a built-in electronic device of this invention, respectively.

[Description of Notations]

1 Insulating layer

1a Insulating layer which has the cavernous section

2 Insulating base

3 wiring -- a conductor

4 penetration -- a conductor

5 Terminal electrode

5a Surface layer of a terminal electrode

6 Electronic device (capacitor element)

7 Multilayer-interconnection substrate with a built-in electronic device

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. *** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the sectional view of an example of the gestalt of operation of the multilayer-interconnection substrate with a built-in electronic device of this invention.

[Drawing 2] It is the sectional view showing an example of the gestalt of operation of the electronic device built in the multilayer-interconnection substrate with a built-in electronic device of this invention.

[Drawing 3] (a) - (g) is a sectional view for every process for explaining the manufacture approach of the multilayer-interconnection substrate with a built-in electronic device of this invention, respectively.

[Description of Notations]

- 1 Insulating layer
- 1a Insulating layer which has the cavernous section
- 2 Insulating base
- 3 wiring -- a conductor
- 4 penetration -- a conductor
- 5 Terminal electrode
- 5a Surface layer of a terminal electrode
- 6 Electronic device (capacitor element)
- 7 Multilayer-interconnection substrate with a built-in electronic device

[Translation done.]

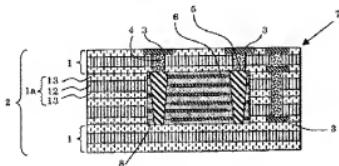
* NOTICES *

JPO and NCIPI are not responsible for any
damages caused by the use of this translation.

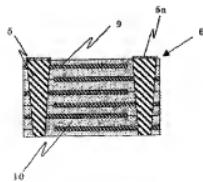
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

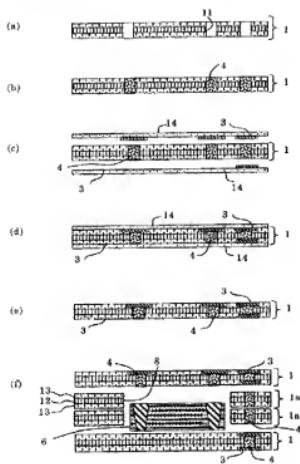
[Drawing 1]



[Drawing 2]



[Drawing 3]



(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-55930

(P2004-55930A)

(43) 公開日 平成16年2月19日(2004.2.19)

(51) Int.Cl.⁷
H05K 3/46
H01L 23/12F 1
H05K 3/46
H05K 3/46
H05K 3/46
H01L 23/12テーマコード(参考)
5E346(21) 出願番号 特願2002-213101 (P2002-213101)
(22) 出願日 平成14年7月22日 (2002.7.22)

審査請求 未請求 請求項の数 1 O L (全 13 頁)

(71) 出願人 000006633
京セラ株式会社
京都府京都市伏見区竹田鳥羽殿町6番地
(72) 発明者 長澤 忠
鹿児島県国分市山下町1番1号 京セラ株
式会社鹿児島国分工場内
F ターム(参考) 5E346 AA02 AA15 CC04 CC05 CC09
CC10 CC13 CC32 CC39 FF18
FF22 FF45 GG06 GG15 HH07
HH11 HH33

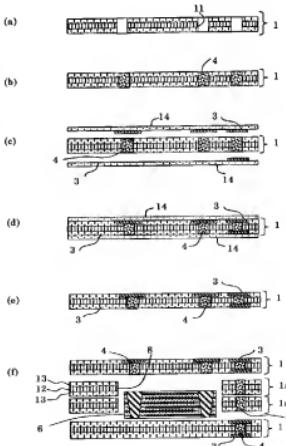
(54) 【発明の名称】電子素子内蔵多層配線基板

(57) 【要約】

【課題】電子素子内蔵基板において、電気的接続不良が発生する。

【解決手段】有機材料から成る複数の絶縁層1を積層するとともにこれら絶縁層1の表面に配線導体3を形成し、絶縁層1を挟んで上下に位置する配線導体3間に絶縁層1に形成された貫通孔に導電材を充填して成る貫通導体4を介して電気的に接続して成り、絶縁層1の少なくとも一層に設けられた空洞部8の内部に、貫通導体4と電気的に接続される端子電極5を有する電子素子6を内蔵した電子素子内蔵多層配線基板であって、端子電極5は貫通導体4との接続部に錫を含有する表面層5aを有し、貫通導体4にはインジウムを含有する導電材3aが形成され、接続部には錫とインジウムとの化合物が形成していることを特徴とする。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

有機材料から成る複数の絶縁層を積層するとともにこれら絶縁層の表面に配線導体を形成し、前記絶縁層を抉んで上下に位置する前記配線導体間に前記絶縁層に形成された貫通孔に導電材を充填して成る貫通導体を介して電気的に接続して成り、前記絶縁層の少なくとも一層に設けられた空洞部の内部に、前記貫通導体と電気的に接続される端子電極を有する電子素子を内蔵した電子素子内蔵多層配線基板であって、前記端子電極は前記貫通導体との接続部に錫を含有する表面層を有し、前記貫通導体はインジウムを含有する導電材で形成され、前記接続部には前記錫と前記インジウムとの化合物が形成されていることを特徴とする電子素子内蔵多層配線基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、各種AV機器や家電機器・通信機器・コンピュータやその周辺機器等の電子機器に使用されるコンデンサ素子等の電子素子を内蔵した電子素子内蔵多層配線基板に関するもの。

【0002】

【従来の技術】

従来、配線基板は、アルミナ等のセラミック材料から成る絶縁層あるいはエポキシ樹脂等の有機樹脂材材料から成る絶縁層の内部および表面に複数の配線導体を形成し、上下に位置する配線導体間に絶縁層に形成した貫通導体を介して電気的に接続することにより製作されている。そして、この配線基板の表面に半導体素子やコンデンサ素子・抵抗素子等の電子素子を搭載するとともにこれららの端子電極を各配線導体に接続することによって電子機器に使用される電子装置が製作されている。

【0003】

しかしながら、近年、電子機器は、移動体通信機器に代表されるように小型・薄型・軽量化および低インダクタンス化が要求されており、このような電子機器に搭載される配線基板も小型・高密度化および低インダクタンス化が要求されるようになってきている。

【0004】

このような要求に対応するため、特開2001-339164号公報では、配線基板を小型化する目的で配線基板の表面に搭載する電子素子の数を減らし、その代わりに配線基板の内部にチャップ状コンデンサ素子を内蔵することが提案されている。また、これによれば、内蔵するコンデンサ素子の端子電極を貫通導体に直接接続することにより、配線導体の引き回しを無くしインダクタンスを低減することができるというものである。さらに、貫通導体に半田を含有せ貫通導体とコンデンサ素子の端子電極とを溶融させた半田で接続することにより、貫通導体とコンデンサ素子との接続信頼性の向上および貫通導体の抵抗値低減が可能となり、低インダクタンス化を達成することができるというものである。

【0005】

【発明が解決しようとする課題】

近年、高密度化がますます要求されるようになり、内蔵するコンデンサ素子等の電子素子の端子電極間距離が短くなり、またさらなる低インダクタンス化も要求され、さらに電子素子の端子電極数も増加し、その結果、これららの端子電極に接続する貫通導体も、高密度に配列することが要求されようになっていた。

【0006】

しかしながら、このような要求に対して、特開2001-339164号に記載の配線基板では、貫通導体を高密度に配列した場合、配線基板製作時の熱処理工程において、貫通導体と絶縁層との界面においてボイドが発生してしまい、その結果、このボイドを起因としたクラックにより電子素子の端子電極と貫通導体との接続部において、断線し接続不良が発生してしまうという問題点を有していた。これは、熱処理工程において、貫通導体中の半田が溶融した後、冷却過程時に半田が固化する際に発生する凝固熱により貫通導体と

接する絶縁層が熱変形することが原因であり、貫通導体が高密度であるほど半田が固化する際に発生する熱量は大きなものとなり、ボイドが発生しやすくなるためである。

【0007】

本発明は、かかる従来技術の問題点に鑑み案出されたものであり、その目的は、接続信頼性・電気特性に優れた小型で軽量な電子素子内蔵多層配線基板を提供することにある。

【0008】

【課題を解決するための手段】

本発明の電子素子内蔵多層配線基板は、有機材料から成る複数の絶縁層を積層するとともにこれら絶縁層の表面に配線導体を形成し、絶縁層を挟んで上下に位置する配線導体間に絶縁層に形成された貫通孔に導電材を充填して成る貫通導体を介して電気的に接続して成り、絶縁層の少なくとも1層に設けられた空洞部の内部に、貫通導体と電気的に接続される端子電極を有する電子素子を内蔵した電子素子内蔵多層配線基板であって、端子電極は貫通導体との接続部に錫を含有する表面層を有し、貫通導体はインジウムを含有する導電材で形成され、接続部には錫とインジウムとの化合物が形成されていることを特徴とするものである。

【0009】

本発明の電子素子内蔵多層配線基板によれば、貫通導体が含有するインジウムの凝固熱は 3.26 kJ mol^{-1} で、従来使用されていた半田に含まれる錫の凝固熱 7.07 kJ mol^{-1} の半分以下であり、狭間隔で配列した電子素子の端子電極に貫通導体にインジウムを溶融させて高密度に接続した場合においても、凝固時の発熱による絶縁層の熱変形を低減して絶縁層と貫通導体との界面にボイドが発生するのを防止することができ、その結果、このボイドを起因としたクラックにより端子電極と貫通導体との接続部において、断線して接続不良が発生してしまうことのない接続信頼性に優れたものとすることができる。

【0010】

また、電子素子の端子電極が貫通導体との接続部に錫を含有する表面層を有し、接続部には錫とインジウムとの化合物が形成されていることから、貫通導体と端子電極との接続が金属同士の単なる接触に比べて強固なものとなり、その結果、貫通導体と電子素子との接続信頼性を大きく向上させることができる。

【0011】

【発明の実施の形態】

次に本発明の電子素子内蔵多層配線基板を添付の図面に基づいて詳細に説明する。

図1は、本発明の電子素子内蔵多層配線基板の実施の形態の一例を示す断面図であり、ここでは電子素子を1個内蔵した場合の例を示している。また、図2は、本発明の電子素子内蔵多層配線基板に内蔵される電子素子の実施の形態の一例を示す断面図であり、本発明では電子素子がコンデンサ素子である場合の例を示している。

【0012】

これら2の図において、1は絶縁層、2は絶縁基体、3は配線導体、4は貫通導体、6は電子素子であるコンデンサ素子で、主にこれらで本発明の電子素子内蔵多層配線基板7が構成されている。なお、本例の電子素子内蔵多層配線基板7は、絶縁層1を3層積層して成る絶縁基体2から構成されているとともに、絶縁層1の少なくとも1層には空洞部8が形成され、この内部にはコンデンサ素子6が埋設されている。また、コンデンサ素子6は、端子電極5により貫通導体4と電気的に接続されている。

【0013】

電子素子内蔵多層配線基板7に内蔵されるコンデンサ素子6は、縦・横・高さがそれぞれ $0.5 \sim 5 \text{ mm}$ の直方体であり、図2に断面図で示すように、電極層9とセラミック誘電体層10とを交互に積層することにより形成されている。

【0014】

このようなセラミック誘電体層10の材料としては、種々の誘電体セラミック材料を用いることができ、例えば、 BaTiO_3 や $\text{LaTiO}_3 \cdot \text{CaTiO}_3 \cdot \text{SrTiO}_3$ 等の

セラミック組成物、あるいは、 $BaTiO_3$ の構成元素である Ba を Ca で、 Ti を Zr や Sn で部分的に置換した固溶体等のチタン酸バリウム系材料や、鉛系ペロアスカイト型構造化合物等が用いられる。また、電極層9を形成する材料としては、例えば Pd や Af ・ Pt ・ Ni ・ Cu ・ Pb 等の金属やこれららの合金が用いられる。

【0015】

このようなコンデンサ素子6は、多数の電極層9に電気的に接続した複数の端子電極5を有しており、これららはコンデンサ素子6の電極層9と電子素子内蔵多層配線基板7の貫通導体4とを電気的に接続する作用を成す。

【0016】

そして、本発明の電子素子内蔵多層配線基板7では、端子電極5はその表面の少なくとも貫通導体4との接続部に錫を含有する表面層5aを有している。また、このことが重要である。

本発明の電子素子内蔵多層配線基板7によれば、電子素子であるコンデンサ素子6の端子電極5をその表面に錫を含有する表面層5aを有するものとしたことから、後述する配線基板の貫通導体4と端子電極5とが、錫(Sn)と貫通導体4が含有するインジウム(In)との金属間化合物であるIn₈SnやIn₈Sn₄等によって結合し、両者の接合が非常に強固なものとなり、貫通導体4と電子素子6との接続信頼性を大きく向上することができる。

【0017】

このような端子電極5の表面層5aは、例えば図2に断面図に示すように、電極層9とセラミック誘電体層10との積層体にスルーホール11を形成し、これに導体を埋め込むことによって形成したスルーホール導体の表面に半田ペーストを印刷することによって、あるいは半田めっきや錫めっきをすることによって形成される。また、端子電極5は、図示しないがコンデンサ素子6の端面に形成した端子導体の貫通導体4との接続部に、半田ペーストを印刷する、あるいは半田や錫めっきを施すことによって錫を含有する表面層を被覆して形成してもよい。

【0018】

なお、微細化および工程の容易性という観点からは、端子電極5はスルーホール11を形成後、これに導体を埋め込むことによって形成したスルーホール導体の表面に半田ペーストを印刷して形成されることが好ましい。

【0019】

また、このようなコンデンサ素子6に形成されるスルーホール11は、電極層9とセラミック誘電体層10とから成る積層体に、パンチングによる打ち抜き加工やUV-YAGレーザやエキシマレーザ・炭酸ガスレーザ等によるレーザ穿設加工等の方法により形成され、特に微細なスルーホール11とするためには、レーザによる穿設加工により形成されることが好ましい。また、スルーホール11の径は数10μm～数mmであり、コンデンサ素子6の大きさにあわせて適宜決められる。

【0020】

なお、スルーホール11の内壁は、スルーホール導体と電極層9との電気的接続を良好にするために、打ち抜き加工やレーザ穿設加工後に超音波洗浄処理やデスマニア処理等を施しても良い。

【0021】

また、スルーホール導体は、 Pd や Af ・ Pt ・ Ni ・ Cu ・ Pb 等の金属やこれららの合金が用いられ、特に電極層9との電気的接続を良好にするという観点からは、電極層9と同じ材質のものを含有することが好ましい。

【0022】

このようなスルーホール導体は、有機溶剤に有機ペインダ樹脂を溶解させた有機ビニカル中に金属粉末を分散させて成る導電ペーストをスルーホール11にスクリーン印刷法等の方法で充填することにより形成される。なお、ビニカル中に、これららの他、各種分散剤・活性剤・可塑剤などが必要に応じて添加しても良い。

【0023】

また、導電ペーストに用いられる有機パインダ樹脂は、金属粉末を均質に分散させるとともにスルーホール11への埋め込みに適正な粘度とレオロジーを与える役割をなし、例えばアクリル樹脂やフェノール樹脂・アルキッド樹脂・ロジンエステル・エチルセルロース・メチルセルロース・PVA(ポリビニルアルコール)・ポリビニルブチラート等が用いられる。特に、金属粉末の分散性を良くするという観点からは、アクリル樹脂を用いることが好ましい。

【0024】

さらに、導電ペーストに用いられる有機溶剤は、有機パインダ樹脂を溶解して金属粉末粒子を分散させ、このような混合系全体をペースト状にする役割をなし、例えば、 α -テルビネオールやベンジルアルコール等のアルコール系や炭化水素系・エーテル系・BCA(ブチルカルボピトールアセテート)等のエステル系・ナフサ等が用いられ、特に、金属粉末の分散性を良くするという観点からは、 α -テルビネオール等のアルコール系溶剤を用いることが好ましい。

【0025】

さらにまた、導電ペーストは、埋め込み・焼成後のコンデンサ磁器への接着強度を上げるために、ガラスフリットやセラミックフリットを加えたペーストとしてもよい。この場合、ガラスフリットやセラミックフリットは、特に限定されるものではなく、例えば、ホウ珪酸塩系やホウ珪酸亞鉛系のガラス・チタニア・チタン酸バリウムなどのチタン系酸化物などを適宜用いることができる。

【0026】

このようなコンデンサ素子6は、次に述べる方法により製作される。

まず、周知のシート成形法により製作されたセラミック誘電体層10と成る、例えばBaTiO₃誘電体セラミックグリーンシート表面に、周知のペースト製作法により作成したNi金属ペーストをスクリーン印刷法により所定形状と成るように印刷して電極層9と成る未焼成電極層を形成し、統いてこれらを所定順序に積層し、圧着して積層体を得る。そしてこれにUV-YAGレーザ等を用いて穿設加工してスルーホール11を形成し、このスルーホール11内にNi金属ペーストをスクリーン印刷法を用いて埋め込むことによりスルーホール導体を形成した後、これを800~1600℃の温度で焼成する。そして、コンデンサ素子6の表面に露出したスルーホール導体の表面に半田ペーストを印刷して表面層5aを形成することにより製作される。

【0027】

また、コンデンサ素子6の表面は、絶縁層1とコンデンサ素子6との接着性を向上させることにより観点からは、セラミック誘電体層10の表面の算術平均粗さ R_a の最大値 $R_a \text{ } m \text{ } \alpha \times 4$ が0.2 μm より大きく、望ましくは0.5 μm 以上、最適には1.0 μm 以上とすることが好ましい。なお、セラミック誘電体層10の表面の算術平均粗さ R_a の最大値 $R_a \text{ } m \text{ } \alpha \times 4$ が5 μm を超えると、コンデンサ素子6に割れや欠けが発生し易くなる傾向があるため、算術平均粗さ R_a の最大値 $R_a \text{ } m \text{ } \alpha \times 4$ を5 μm 以下としておくことが好ましい。

【0028】

このようなコンデンサ素子6表面のセラミック誘電体層10の表面は、焼成前のグリーンシート積層体の段階で、積層体の表面をブラシ研磨による粗化処理やあらかじめ凹凸加工した平板を押し付けるなどの方法で物理的に凹凸をつけた後、あるいはレーザによりグリーンシート積層体表面に非貫通孔を開けることによりアインフル加工を施した後、焼成することにより所望の表面粗さとすることができる。また、セラミック誘電体層10に用いられるセラミック材料よりも焼成時の耐熱性が高く平均粒子径が10 μm 以上のセラミック粉末、あるいはセラミック誘電体層10に用いられるセラミック材料の一部と反応性を有し平均径が10 μm 以上のセラミック粉末を一部が埋入するよにグリーンシート積層体表面に付着させて焼成することによって所望の表面粗さとしても良い。さらに、グリーンシート積層体の焼成後のコンデンサ素子6の表面をサンドblast等の物理的手法ある

10

20

30

40

50

りはエッチング等の化学的手法により粗化しても良い。

【0029】

次に、本発明の電子素子内蔵多層配線基板7の製造方法を図3に基づいて詳細に説明する。図3は、図1の電子素子内蔵多層配線基板7を製作するための工程毎の断面図である。

【0030】

まず、図3(a)に断面図で示すように、絶縁層1を準備し、この絶縁層1にレーザ加工により所望の個所に直径が17~150μmの貫通孔11を穿設する。

【0031】

絶縁層1は、絶縁材料としての電気特性・耐熱性および機械的強度を有する樹脂であれば特に限定されるものではなく、例えばアラミド樹脂やフェノール樹脂・エポキシ樹脂・イミド樹脂・フッ素樹脂・フェニレンエーテル樹脂・ビスマレイミドトリアジン樹脂・ユリア樹脂・メラミン樹脂・シリコーン樹脂・ウレタン樹脂・熱硬化性ポリフェニレンエーテル樹脂・液晶ポリマー樹脂等の有機樹脂材料が、単独または組み合わせて使用できる。

【0032】

また、機械的強度を向上させるためのシラン系やチタネート系等のカッティング剤、熱安定性を改善するための酸化防止剤や耐光性を改善するための紫外線吸収剤等の光安定剤、難燃性を改善するための八ロケン系もしくはリン酸系の難燃性剤、アンチモン系化合物やホウ酸亜鉛・メタホウ酸バリウム・酸化ジルコニウム等の難燃助剤、潤滑性を改善するための高級脂肪酸や高級脂肪酸エステル・高級脂肪酸金属塩・フルオロカーボン系界面活性剤等の滑剤、熱膨張係数を調整するためおよび/または機械的強度を向上させるための酸化アルミニウム・酸化珪素・酸化チタン・酸化パリウム・酸化ストロンチウム・酸化ジルコニウム・酸化カルシウム・ゼオライト・窒化珪素・窒化アルミニウム・炭化珪素・ホウ酸アルミニウム・ズズ酸バリウム・ジルコン酸バリウム・ジルコン酸ストロンチウム等の充填材を含有してもよい。

【0033】

さらに、繊維状ガラスを布状に織り込んだガラスクロス等や耐熱性有機樹脂織維から成る不織布等の基材に有機樹脂材料を含浸したものや、液晶ポリマー等の耐熱性フィルムの上面にエポキシ樹脂や熱硬化性ポリフェニレンエーテル等の有機樹脂接着層を被覆したものを使うこと、機械的強度をより向上することができ好ましい。特に、高周波の伝送特性を良好にするという観点から、および/または直径が100μm以下の微細な貫通導体4を良好に形成するという観点からは、液晶ポリマーフィルムの上下面にポリフェニレンエーテル系有機物から成る有機樹脂接着層を被覆したものを使うことが好ましく、本実施例では、液晶ポリマーフィルム12の上下面にポリフェニレンエーテル系有機物から成る接着層13を形成したものを絶縁層1に用いた例を示す。

【0034】

なお、ここで液晶ポリマーとは、溶融時に液晶状態あるいは光学的に複屈折する性質を有するポリマーを指し、一般に溶液状態で液晶性を示すリオトロピック液晶ポリマーや溶融時に液晶性を示すサーモトロピック液晶ポリマー、あるいは熱変形温度で分類される1型・2型・3型すべての液晶ポリマーを含むものであり、温度サイクル信頼性・半田耐熱性・加工性の観点からは200~400℃の温度、特に250~350℃の温度に融点を有するものが好ましい。また、ポリフェニレンエーテル系有機物とは、ポリフェニレンエーテル樹脂やポリフェニレンエーテルに種々の官能基が結合した樹脂、あるいはこれらの誘導体・重合体を意味するものである。

【0035】

また、液晶ポリマーフィルム12は、層としての物性を損なわない範囲内で、熱安定性を改善するための酸化防止剤や耐光性を改善するための紫外線吸収剤等の光安定剤、難燃性を付与するための八ロケン系もしくはリン酸系の難燃性剤、アンチモン系化合物やホウ酸亜鉛・メタホウ酸バリウム・酸化ジルコニウム等の難燃助剤、潤滑性を改善するための高級脂肪酸や高級脂肪酸エステル・高級脂肪酸金属塩・フルオロカーボン系界面活性剤等の滑剤、熱膨張係数を調整するため、および/または機械的強度を向上するための酸化アル

10

20

30

40

50

ミニウム・酸化珪素・酸化チタン・酸化バリウム・酸化ストロンチウム・酸化ジルコニウム・酸化カルシウム・ゼオライト・窒化珪素・窒化アルミニウム・炭化珪素・チタン酸カリウム・チタン酸バリウム・チタン酸ストロンチウム・チタン酸カルシウム・ホウ酸アルミニウム・ズズ酸バリウム・ジルコン酸バリウム・ジルコン酸ストロンチウム等の充填材を含有してもよい。

【0036】

なお、上記の充填材等の粒子形状は、略球状・針状・フレーク状等があり、充填性の観点からは略球状が好ましい。また、粒子径は、通常0.1～15μm程度であり、液晶ポリマー/フィルム12の厚みよりも小さい。

【0037】

また、接着層13は、後述する配線導体3を被着形成する際の接着剤の機能を有するとともに、コンデンサ素子6を絶縁層1に形成した空洞部8に内蔵した際にコンデンサ素子6と空洞部8内部に固定させる接着剤としての役割を果たす。また、絶縁層1を用いて電子素子内蔵多層配線基板7を構成する際に、絶縁層1同士を積層する際の接着剤の役目を果たす。

【0038】

接着層13は、ポリフェニレンエーテル樹脂やその誘導体、または、これらの中のポリマー/アロイ等のポリフェニレンエーテル系有機物を80～90体積%含有しており、とりわけ熱サイクル信頼性や配線導体3を接着する際の位置精度の観点からは、アリル変性ポリフェニレンエーテル等の熱硬化性ポリフェニレンエーテルを含有することが好ましい。

【0039】

なお、ポリフェニレンエーテル系有機物の含有量が80体積%未満であると、後述する充填材との混練性が低下する傾向があり、また、90体積%を超えると、液晶ポリマー/フィルム12表面に接着層13を形成する際に、接着層13の厚みバラツキが大きくなる傾向がある。従って、ポリフェニレンエーテル系有機物の含有量は、80～90体積%の範囲が好ましい。

【0040】

また、接着層13は、液晶ポリマー/フィルム12との接着性や配線導体3・後述する貫通導体4との密着性を良好にするという観点からは、重合反応可能な官能基を2個以上有する多官能性モノマーあるいは多官能性重合体等の添加剤を含有することが好ましく、例えば、トリアリルイソシアヌレートやトリアリルシアヌレートおよびこれらの中の重合体等を含有することが好ましい。

【0041】

さらに、接着層13は、弾性率を調整するためのゴム成分や熱安定性を改善するための酸化防止剤、耐光性を改善するための紫外線吸収剤等の光安定剤、難燃性を付加するための八口ケン系もしくはリン酸系の難燃性剤、アンチモン系化合物やホウ酸亜鉛・メタホウ酸バリウム・酸化ジルコニウム等の難燃助剤、潤滑性を改善するための高級脂肪酸や高級脂肪酸エチル・高級脂肪酸金属塩・フルオロカーボン系界面活性剤等の滑剤、熱膨張係数を調整したり機械的強度を向上するための酸化アルミニウムや酸化珪素・酸化チタン・酸化バリウム・酸化ストロンチウム・酸化ジルコニウム・酸化カルシウム・ゼオライト・窒化珪素・窒化アルミニウム・炭化珪素・チタン酸カリウム・チタン酸バリウム・チタン酸ストロンチウム・チタン酸カルシウム・ホウ酸アルミニウム・ズズ酸バリウム・ジルコン酸バリウム・ジルコン酸ストロンチウム等の充填材、あるいは、充填材との親和性を高めるこれらの接合性向上と機械的強度を高めるためのシラン系カッティング剤やチタノート系カッティング剤等のカッティング剤を含有してもよい。

【0042】

特に絶縁層1を積層・加圧して電子素子内蔵多層配線基板7を形成する際に、接着層13の流動性を抑制し、貫通導体4の位置ずれや接着層13の厚みばらつきを防止するという観点からは、接着層13は充填材として10体積%以上の無機絶縁粉末を含有することが好ましい。また、液晶ポリマー/フィルム12との接着界面および配線導体3との接着界面

10

20

30

40

50

での半田リフロー時の剥離を防止するという観点からは、充填材の含有量を70体積%以下とすることが好ましい。従って、ポリフェニレンエーテル系有機物から成る接着層13に、10～70体積%の充填材を含有させておくことが好ましい。

【0043】

なお、上記の充填材等の形状は、略球状・針状・フレーク状等があり、充填性の観点からは、略球状が好ましい。また、粒子径は、0.1～15μm程度であり、接着層13の厚みよりも小さい。

【0044】

このような絶縁層1は、液晶ポリマーフィルム12の上下面にポリフェニレンエーテル系有機物から成る接着層13を有するものとした場合、例えば粒径が0.1～15μmの酸化珪素等の無機絶縁粉末に、熱硬化性ポリフェニレンエーテル樹脂と溶剤・可塑剤・分散剤等を添加して得たペーストを、アラズマ処理によりトリアリルイソシアレートとの接触角が3～50°であって、かつ表面エネルギーが4.5～7.0mJ/m²となるように表面処理した液晶ポリマーフィルム12の上下面に従来周知のドクタープレード法等のシート成型法を採用して接着層13を形成した後、あるいは上記のペースト中に液晶ポリマーフィルム12を浸漬し垂直に引き上げることによって液晶ポリマーフィルム12の表面に接着層13を形成した後、これを60～100℃の温度で5分～3時間加熱・乾燥することにより製作される。

【0045】

次に、図8(b)に断面図で示すように、貫通孔11内にインジウムを含有する導電材を従来周知のスクリーン印刷法等を採用して充填し、貫通導体4を形成する。そして本発明においては、貫通導体4がインジウムを含有する導電材で形成されていることが重要である。

【0046】

本発明の電子素子内蔵多層配線基板7によれば、貫通導体4がインジウムを含有する導電材で形成されていることから、貫通導体4が含有するインジウムの凝固熱は3.26kJ/mol⁻¹、従来使用されていた半田に含まれる錫の凝固熱7.07kJ/mol⁻¹の半分以下であり、狭間隔で配列したコンデンサ素子6の端子電極5に貫通導体4をインジウムを溶融させて高密度に接続した場合においても、凝固時の発熱による絶縁層1の熱変形を低減して絶縁層1と貫通導体4との界面にボイドが発生するのを防止することができ、その結果、このボイドを起因としたクラックにより端子電極5と貫通導体4との接続部において、断線して接続不良が発生してしまうことのない接続信頼性に優れたものとすることができる。

【0047】

また、本発明の電子素子内蔵多層配線基板7によれば、コンデンサ素子6の端子電極5が貫通導体4との接続部に錫を含有する表面層5aを有し、接続部にはInSn₃、InSn₄等の錫とインジウムとの化合物が形成されていることから、貫通導体4と端子電極5との接続が金属同士の単なる接触に比べて強固なものとなり、その結果、貫通導体4とコンデンサ素子6との接続信頼性を大きく向上させることができる。

【0048】

さらに、貫通導体4を形成する導電材は、インジウムの他に金や銀・銅・ニッケル・マグネシウム・アルミニウム・モリブデン・鉄・バラジウム等の触点が錫の触点よりも高い金属粉末を含有することが好ましい。導電材に触点が錫の触点よりも高い金属粉末を含有させることにより、貫通導体4が含有するインジウムと端子電極5の表面層5aが含有する錫とを溶融させて錫とインジウムとの化合物を形成する際に、触点が錫の触点よりも高い金属粉末がこれらとの間に溶融したインジウムを良好に保持し、貫通導体4の接続信頼性を良好なものとすることができる。なお、導電材が含有する金属の触点が錫の触点以下の場合、導電材が貫通孔から流れ出て貫通導体4の接続信頼性が低下してしまう危険性があり、特に導電材が錫の触点以上の温度に長時間さらされた場合には、貫通導体4中で断線してしまう危険性がある。従って、貫通導体4を形成する導電材は、触点が錫の触点よりも

10

20

30

40

50

高い金属粉末を含有することが好ましい。

【0049】

また、上記の融点が錫の融点よりも高い金属粉末は、金や銀・銅・ニッケル・マグネシウム・アルミニウム・モリブデン等の抵抗値がインジウムの抵抗値よりも低い金属の粉末であることが好ましい。導電材が、このようなインジウムの抵抗値よりも抵抗値が低い金属の粉末を含有することにより、貫通導体4の抵抗値をより低減することが可能となり、貫通導体4をより低インダクタンス化することができます。

【0050】

さらにこのような抵抗値がインジウムの抵抗値よりも低い金属として、金(Au)や銀(Ag)、ニッケル(Ni)、マグネシウム(Mg)、銅(Cu)を用いた場合、これらの金属はインジウム(Ind)と反応して、例えば金の場合は、AuIn_n、AuIn₂等の化合物、銀の場合はA₂In_n等の化合物、ニッケルの場合はInNi_n、InNi₂等の化合物、マグネシウムの場合はInMg_n、InMg₂等の化合物、銅の場合はCu₄In_n、Cu₃In_n、Cu₂In_n、Cu₂In₄等の化合物をそれぞれの金属の表面に形成するところから、金属同士のインジウムを介しての結合がより強固なものとなって貫通導体4の抵抗値をより低減することができます。

【0051】

なお、錫は金(Au)や銀(Ag)、ニッケル(Ni)、マグネシウム(Mg)、銅(Cu)等の金属と、AuSn、AuSn₂、AuSn₄等の化合物、A₂Sn等の化合物、Ni₃Sn、Ni₃Sn₂等の化合物、Mg₂Sn等の化合物、Cu₃Sn、Cu₂Sn₅等の化合物を形成するところから、コンデンサ要素6の端子電極5の表面層5aが貫通導体4に含有される金属と直接接触した場合においても、錫とこれらの金属とが良好に結合して、貫通導体4と端子電極5との接合を強固なものとすることができる。

【0052】

さらに、貫通導体4に含有される金属を銅とすることが好ましい。銅は、その導通抵抗が低いとともに安価であり、経済的に貫通導体4の電気抵抗が低い電子素子内蔵多層配線基板7とすることができます。

【0053】

なお、貫通導体4に充填される導電材は、含有されるインジウム、あるいはインジウムおよび銅等の他の金属粉末に、有機樹脂や溶剤を添加混合することにより調整される。このような有機樹脂としては、前述した種々の絶縁シートを構成する有機樹脂の他、セルロースなども使用される。この有機樹脂は、金属粉末同士を互いに接触させた状態で結合するとともに、金属粉末を貫通孔に保持する機能を有している。また、溶剤としては、用いる有機樹脂が溶解可能な溶剤であれば良く、例えばイソアロヒルアルコール、テルビネオール、2-オクタノールなどが用いられる。

【0054】

さらに、導電材に使用される有機樹脂の含有量は、有機樹脂とインジウムとの合計、あるいは有機樹脂とインジウムおよび銅等の他の金属粉末との合計に対して0.1体積%よりも少ないと、インジウム、あるいはインジウムおよび金属粉末を貫通孔内に良好に保持することが困難となる傾向があり、また、40体積%を超えると金属粉末間に多量の有機樹脂が介在してしまい金属粉末同士を十分に接触させることができ困難となり、貫通導体4の抵抗値が大きくなる傾向がある。従って、導電材の有機樹脂の含有量は、有機樹脂とインジウムとの合計、あるいは有機樹脂とインジウムおよび銅等の他の金属粉末との合計に対して0.1~40体積%、特に0.8~30体積%であることが望ましい。

【0055】

また、本発明においては、貫通導体4に含有される金属を銅とした場合、貫通導体4のインジウムの含有量が銅の含有量の1~20倍であることが好ましい。貫通導体4のインジウムの含有量を銅の含有量の1~20倍とすることにより、電子素子内蔵多層配線基板7を製作する際の熱処理で、インジウムと銅との金属間化合物を適度にかつ十分形成することができ、貫通導体4内の電気の接続がより良好となり、その結果、よりインダクタンス

の低減した電子素子内蔵多層配線基板7とすることができます。なお、インジウムの含有量が銅の含有量の1倍未満であると、銅粉末同士の電気的接続が銅同士の接触が主となり、貫通導体4の接続信頼性が低下する傾向があり、また、20倍を超えると、銅と金属間化合物を生成できなかつた未反応のインジウムが低融点のインジウムとして貫通導体4内に残存し、この残存したインジウムがリフロー時に溶融して、貫通導体4とコンデンサ素子6の端子電極5との接続不良が発生してしまう危険性がある。従って、貫通導体4のインジウムの含有量が銅の含有量の1～20倍であることが好ましい。

【0056】

なお、貫通導体に含まれるインジウムおよび他の金属粒子は平均粒径が2～20μmの略球状が好ましく、平均粒径が2μm未満では、金属粒子が凝集するため貫通孔への埋め込み性が悪くなつて貫通導体4の抵抗値が大きくなる傾向があり、20μmを超えると貫通孔中の金属粒子同士の接触部分が少なくなつため抵抗値が大きくなる傾向がある。従つて、これらの平均粒径は2～20μm～μmが好ましい。

【0057】

次に、図3(c)に断面図で示すように、絶縁層1の表面と裏面とに被着する配線導体3を準備する。そして、図3(d)に断面図で示すように、配線導体3を絶縁層1の表面および裏面に、必要な配線導体3と貫通導体4とが電気的に接続するように重ね合わせて転写する。

【0058】

なお、本実施例では、配線導体3の形成を転写法によって行なつてあり、このような配線導体3は、次に述べる方法により形成される。まず、離型シート等の支持体14の表面にめっき法などによって製作され、銅・金・銀・アルミニウム等から選ばれる1種または2種以上の合金からなる厚さ1～35μmの電解金属箔を接着し、その表面に所望の配線パターンの鏡像パターンとなるようにレジスト層を形成した後、エッチャング・レジスト除去によって所定の配線パターンの鏡像の配線導体3を形成する。次に、配線導体3の絶縁層1の表面および裏面への被着は、配線導体3が形成された支持体14を絶縁層1の表面および裏面へ重ね合わせ、しかし後、圧力が0.5～10MPa、温度が60～150℃の条件で加圧加熱した後、支持体14を剥がすことにより、図3(e)に断面図で示すように配線導体3が絶縁層1に被着される。なお、この時、貫通導体4は、完全に硬化していない未硬化状態としておくことが重要である。

【0059】

また、支持体14としては、ポリエチレンテレフタレートやポリエチレンナフタレート・ポリイミド・ポリフェニレンサルファイド・塗化ビニル・ポリアロビレン等公知のものが使用できる。支持体14の厚みは1～1000μmが適當であり、望ましくは25～50μmが良い。支持体14の厚みが100μm未満であると支持体14の変形や折れ曲がりにより形成した配線導体3が断線し易くなり、厚みが1000μmを超えると支持体14の柔軟性がなくなつて、絶縁層1からの支持体14の剥離が困難となる傾向がある。また、支持体14表面に電解金属箔を形成するため、アクリル系やゴム系・シリコン系・エポキシ系等公知の接着剤を使用してもよい。

【0060】

そして、図3(f)に断面図で示すように、上記(a)～(e)の工程を経て製作した複数の絶縁層1と、コンデンサ素子6を収納するための空洞部8が形成されている絶縁層1の、コンデンサ素子6とを準備し、次に、コンデンサ素子6の端子電極5と貫通導体4および配線導体3との位置合わせを行いコンデンサ素子6を載置するとともに絶縁層1を積層し、温度が錫の溶融する温度以上、圧力が0.5～10MPaの条件で30分～24時間ホットフレスして絶縁層1および導電材を完全硬化させることによって、図3(g)に断面図で示す本発明の電子素子内蔵多層配線基板7が完成する。

【0061】

なお、コンデンサ素子6を設置する空洞部8は、絶縁層1を積層する前に、絶縁層1のコンデンサ素子6が収容される個所にレーザ法やバンチング法により穿設しておけばよい。

10

20

30

40

【0062】

また、空洞部8の大きさは、コンデンサ素子6の幅をL(μm)とすると、L+3μm～L+8μmであり、貫通導体4とコンデンサ素子6の端子電極5との接続における位置精度の観点からはL+3μm以下が好ましく、コンデンサ素子6を空洞部8に挿入する際にコンデンサ素子6を挿入し易くするという観点からはL+8μm以上が好ましい。

【0063】

かくして、本発明の電子素子内蔵多層配線基板7によれば、接続信頼性・電気特性に優れた小型で軽量なものとすることができます。

【0064】

なお、本発明の電子素子内蔵多層配線基板7は上述の実施例に限定されるものではなく、本発明の要旨を逸脱しない範囲であれば種々の変更是可能であり、例えば、上述の実施例では3層の絶縁層1を積層することによって電子素子内蔵多層配線基板7を製作したが、4層や5層以上の絶縁層1を積層してコンデンサ内蔵多層配線基板7を製作してもよい。

【0065】

【実施例】

次に本発明の電子素子内蔵多層配線基板を、以下の試料を製作して評価した。

【0066】

(実施例)

まず、熱硬化性ポリフェニレンエーテル樹脂に平均粒径が0.6μmの球状溶融シリカをその含有量が40体積%となるように加え、これに溶剤としてトルエン、さらに有機樹脂の硬化を促進させるための触媒を添加し、1時間混合してワニスを調整した。次に、厚みが50μmの液晶ポリマーフィルムを用意し、この表面を、真空アラズマ装置を用いて、電圧を27kV、雰囲気をO₂およびCF₄（ガス流量がそれぞれ80cm³/分）とし、片面15分×2回の条件でアラズマ処理して、トリアリルイソシアヌレートとの接触角が35°で、かつ表面エネルギーが60mJ/m²、表面の算術平均粗さRaが0.14μmとなるようにし、この液晶ポリマーフィルムの上面に上記ワニスをドクターブレード法により塗布し、厚さ約2.5μmの熱硬化性ポリフェニレンエーテル接着層を成形した。そして、この液晶ポリマーフィルムの下面にも同様に熱硬化性ポリフェニレンエーテル接着層を成形し絶縁層を製作した。

【0067】

次に、この絶縁層の一部に、UV-YAGレーザによりコンデンサ素子を内蔵するための空洞部を形成した。

さらに、この絶縁層に、UV-YAGレーザにより直径50μmのピアホールを形成し、このピアホールに銅粉末とインジウム粉末、および有機樹脂を含有する導電材となる導電性ペーストをスクリーン印刷により埋め込むことにより貫通導体を形成した。

【0068】

次に、厚みが12μmで、回路状に形成した銅箔が付いた転写用支持体と、貫通導体が形成された絶縁層とを位置合わせて真空積層機により3MPaの圧力で30秒加圧した後、転写用支持体を剥離して配線導体を絶縁層上に埋設した。

【0069】

次に、空洞部とスルーホール導体が形成された絶縁層を2枚重ね合わせ、空洞部内に、端子電極に半田ペーストを印刷したコンデンサ素子を埋め込んだ。

【0070】

最後に、空洞部内にコンデンサ素子が埋め込まれた絶縁層積層体の上下に、配線導体が形成された絶縁層を2枚重ね合わせ、3MPaの圧力下で200°Cの温度で5時間加熱処理して完全硬化させて電子素子内蔵多層配線基板を得た。

【0071】

なお、電気的接続の信頼性評価は、電子素子内蔵多層配線基板をコンペアにて温度が285°Cのオーブンに搬送して90秒間放置し、これを数回繰り返した後、コンデンサ素子の

10

20

30

40

50

容量測定を行い電気的に接続信頼性を確認した。

表1に接続信頼性の評価結果を示す。

【0072】

【表1】

試料 No	貫通導体の金属成分組成 (質量 %)		In/Cu 比	接続信頼性結果
	Cu	In		
1*	60	40	0.66	オープン不良
2*	52	48	0.92	オープン不良
3	50	50	1	異常なし
4	30	70	2.33	異常なし
5	10	90	9	異常なし
6	4.75	95.25	20	異常なし
7*	4.35	95.65	22	オープン不良
8*	0	100	-	オープン不良

*印は、本発明の請求範囲外である。

【0073】

表1から、貫通導体のインジウムの含有量が銅の含有量の1倍未満(試料No. 1, 2)では、接続信頼性評価試験でコンデンサ素子の端子電極と絶縁層に形成された貫通導体間でクラックを生じてあり、また、電気測定においても電気的導通がとれなくなるオープン不良が発生することがわかった。また、インジウムの含有量が銅の含有量の20倍を超えた場合(試料No. 7, 8)は、電気測定においても電気的導通がとれなくなるオープン不良が発生することがわかった。

【0074】

これに対して、貫通導体のインジウムの含有量が銅の含有量の1~20倍の試料(試料No. 3~6)では、電子素子内蔵多層配線基板の外観に変化も無く、電気的な接続不良も発生しなかったことから、接続信頼性において優れていたことがわかった。

【0075】

【発明の効果】

本発明の電子素子内蔵多層配線基板によれば、貫通導体が含有するインジウムの凝固熱は 8.26 kJ mol^{-1} で、従来使用されていた半田に含まれる銅の凝固熱 7.07 kJ mol^{-1} の半分以下であり、狭間隔で配列した電子素子の端子電極に貫通導体を高密度に接続した場合においても、凝固時の発熱による絶縁層の熱変形を低減して絶縁層と貫通導体との界面にボイドが発生するのを防止することができ、その結果、このボイドを起因としたクラックにより端子電極と貫通導体との接続部において、断線して接続不良が発生してしまうことのない接続信頼性に優れたものとすることができる。

【0076】

また、電子素子の端子電極が貫通導体との接続部に錫を含有する表面層を有し、接続部には錫とインジウムとの化合物が形成されていることから、貫通導体と端子電極との接続が金属同士の単なる接触に比べて強固なものとなり、その結果、貫通導体と電子素子との接続信頼性を大きく向上させることができる。

【図面の簡単な説明】

【図1】本発明の電子素子内蔵多層配線基板の実施の形態の一例の断面図である。

【図2】本発明の電子素子内蔵多層配線基板に内蔵される電子素子の実施の形態の一例を示す断面図である。

【図3】(a)~(f)は、それぞれ本発明の電子素子内蔵多層配線基板の製造方法を説明するための工程毎の断面図である。

10

20

30

40

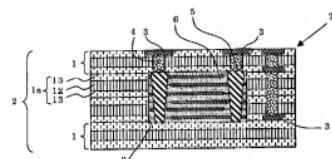
50

【符号の説明】

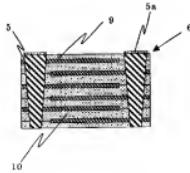
- 1 絶縁層
- 1a 空洞部を有する絶縁層
- 2 絶縁基体
- 3 配線導体
- 4 貫通導体
- 5 端子電極
- 5a 端子電極の表面層
- 6 電子素子（コンテンサ素子）
- 7 電子素子内蔵多層配線基板

10

【図 1】



【図 2】



【図 3】

